

F05-461
JP00A mf2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-331096

(43)公開日 平成8年(1996)12月13日

(51) Int.Cl.⁶
H 04 J 13/00
H 04 L 27/22

識別記号 庁内整理番号
H 04 J 13/00
H 04 L 27/22

F I
H 04 J 13/00
H 04 L 27/22

技術表示箇所
A
Z

審査請求 有 請求項の数 2 O L (全 8 頁)

(21)出願番号

特願平7-131574

(22)出願日

平成7年(1995)5月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者

東海林 隆

東京都港区芝五丁目7番1号 日本電気株式会社内

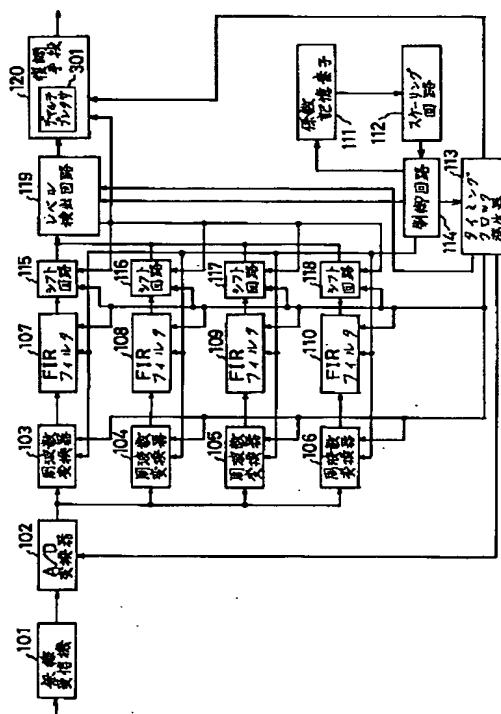
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 受信装置

(57)【要約】

【目的】 複数の搬送波を受信する場合に各搬送波の受信レベルに左右されずに安定した演算ビット精度を得ると共に、この際の回路規模の増大を防止する。

【構成】 複数の搬送波を受信する場合は、1個のレベル検出回路119を時分割で使用して各搬送波間のレベル差が許容されるように受信制御を行う。この結果、各回路間を接続する配線のビット数を増やすことなく、演算ビット精度を保持するための利得制御が可能になり、従って回路規模の増大を防止できる。また1個のレベル検出回路を時分割で使用して各搬送波毎の信号レベルを積分し振幅情報として抽出する。この結果、装置の消費電力の増加を防ぐことができる。



【特許請求の範囲】

【請求項 1】 搬送波が情報信号により変調されて伝送される周波数多元接続通信システムにおいて、前記搬送波である無線周波数帯信号を受信してこの受信信号から量子化が可能な中間周波数帯信号に変換する無線受信機と、前記中間周波数帯信号を量子化してデジタル中間周波数帯信号を生成するA/D変換器と、前記受信信号に含まれ最大n(nは1以上の任意の整数)波の各搬送波に対応する各デジタル中間周波数帯信号をベースバンド信号に変換するn個の周波数変換器と、各周波数変換器に各個に接続され受信信号の最大m(mは1以上の任意の整数)種類の信号帯域幅に対応したフィルタリングを行うn個のフィルタと、各フィルタに各個に接続され各フィルタの出力をビットシフトして出力信号レベルを可変するn個のシフト回路と、各シフト回路の各出力レベルを各個に検出して各シフト回路に対し各レベルシフト情報をとして帰還するレベル検出回路と、レベル検出回路の出力を復調する復調器と、前記周波数変換器、フィルタ、レベル検出回路及び復調器を制御する制御回路と、前記制御回路により各周波数変換器に各個に書き込まれるn個の変換周波数データ、及び前記制御回路により各フィルタに各個に書き込まれる前記m種類の信号帯域幅に対応した各フィルタ係数を記憶保持する係数記憶素子と、前記制御回路により制御され前記A/D変換器、各周波数変換器、各フィルタ、各シフト回路、レベル検出回路及び復調器にクロックを供給するクロック発生器とを備えたことを特徴とする受信装置。

【請求項 2】 請求項1記載の受信装置において、前記レベル検出回路に、各シフト回路の各出力のうち何れか1つの出力を選択する第1の選択回路と、第1の選択回路の出力を絶対値化する絶対値回路と、n個の搬送波に対応して設けられ直列接続されたn個の遅延回路と、n個の遅延回路の各出力のうち、1個目の遅延回路の出力及びn個目の遅延回路の出力の何れか一方を選択する第2の選択回路と、積分時定数データを保持する第1のレジスタと、第2の選択手段の出力に第1のレジスタの内容を乗算する掛け算器と、掛け算器の出力と絶対値回路の出力を加算する加算器と、所望の信号レベルの上限値を保持する第2のレジスタと、所望の信号レベルの下限値を保持する第3のレジスタと、第2の選択回路の出力と第2及び第3のレジスタの各内容とを比較し、各シフト回路に対する前記レベルシフト情報を生成する比較器と、各シフト回路に対する前記各レベルシフト情報を各個に振り分ける第3の選択回路とを備えたことを特徴とする受信装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、搬送波が情報信号により変調されて伝送されるような周波数多元接続通信システムの受信装置に関し、特にスペクトラム拡散変調方式

を用いた通信システムの受信装置に関する。

【0002】

【従来の技術】 この種の受信装置が適用される例として、例えば特開平5-122264号に開示されているような、検波器で検波されたベースバンド信号(搬送を含まない基底信号)をA/D変換器で軟判定識別するデジタル復調器の自動利得制御回路がある。図4は、この自動利得制御回路のブロック図であり、第一の検波器405、第二の検波器406、90度位相シフタ407、第一のA/D変換器408、第二のA/D変換器409、加算器410、積算器411、除算器412、基準値発生器413、第一の乗算器414、第二の乗算器415から構成されている。

【0003】 ここで入力端子401からバースト信号A1が入力されると、第一及び第二の検波器405、406では、この信号A1をそれぞれベースバンド信号B1、B2に変換する。なおこのとき、第一の検波器405は、ローカル端子404から入力される再生キャリア信号により同期検波を行う。また、90度位相シフタ407は上記再生キャリア信号の位相を90度変化させてこの信号を第二の検波器406に送り、同期検波させる。

【0004】 ここでベースバンド信号B1、B2は、それぞれA/D変換器408、409に送られてデジタル信号C1、C2に変換され、加算器410へ出力される。加算器410では、デジタル信号C1、C2を入力してその平均値を1ビット毎に計算する。計算された平均値D1は積算器411へ送られ、積算器411では各バースト信号について積算・平均を行い、被バースト信号についての振幅平均値D2を算出する。上記積算器411で積算する区間は、ゲート入力端子402からのゲート信号によって定められ、リセット入力端子403からのリセット信号によりその積算値がクリアされる。なお、こうした積算は各バースト信号毎に行われる。

【0005】 こうして積算器411で演算された振幅平均値D2は、除算器412へ送られる。除算器412では、この振幅平均値D2と基準値発生器413からの基準値との比をとり、振幅誤差信号D3を計算する。この振幅誤差信号D3は、第一及び第二の乗算器414、415へ送られる。第一の乗算器414では、振幅誤差信号D3と第一のA/D変換器408からのデジタル信号C1とを乗算してその結果を出力端子416へ出力する。また、第二の乗算器415では、振幅誤差信号D3と第二のA/D変換器409からのデジタル信号C2とを乗算してその結果を出力端子417へ出力する。このようにして、この自動利得制御回路では、バースト状に復調器へ入力される信号のレベル変動を、バースト単位で吸収できるようにしている。

【0006】

【発明が解決しようとする課題】 一般に、CDMA(c

ode division multiple access) を用いた無線通信では、音声信号やデータ等、伝送する情報量が多く、データ通信等の高速の伝送速度が必要なときにはそれに合わせて拡散帯域幅を広げて、割り当てられた無線帯域を 1 つの搬送波で全て使用している。また、音声信号の通信のような低速の伝送速度でも十分な場合は、拡散帯域幅を狭め、その代わりに複数の搬送波を用いて割り当てられた無線帯域を分割して使用することで、回線のキャパシティ(容量)を上げるようにしている。

【0007】このようなデジタル無線通信では、無線信号を復調する際には、A/D 変換により受信信号を量子化して扱うことが主流となっているが、上述したような広帯域及び狭帯域の双方の信号を受信することを前提にすると、A/D 変換は広帯域信号を基準にして行われ、狭帯域信号は、複数の搬送波を一度に量子化し、その後で各搬送波毎にフィルタを用いて分離・処理を行うことになる。

【0008】ここで、A/D 変換器の前段に配設され複数の各搬送波が混合して入力されるような回路では、A/D 変換器側への入力信号レベルの超過を防ぐために、受信した信号の全電力を利得調整が行われる。しかし、例えば図 3 (a) に示す低速データのように各搬送波の受信レベルが異なる場合は、各搬送波信号を分離しフィルタリングした後の各搬送波信号の電力は、受信信号の全電力を各搬送波の受信レベルの比で分割した値となる。このため、受信レベルの低い搬送波を後段の A/D 変換器においてビット演算を行ってデジタル信号に変換する場合に演算精度が悪くなるという問題がある。特に、各回路間を接続する配線のビット数は限られているため、各搬送波間のレベル差を全て許容することは不可能となる。このため、各搬送波毎に上述の自動利得制御回路を設けて対処する必要が生じるが、このようにすると回路規模が増大し集積化が困難になるという問題があった。

【0009】従って本発明は、複数の搬送波を受信する場合に各搬送波の受信レベルに左右されずに安定した演算ビット精度を得ると共に、この際の回路規模の増大を防ぐことを目的とする。

【0010】

【課題を解決するための手段】このような課題を解決するために本発明は、複数の搬送波信号の分離・抽出を行う各フィルタと、各フィルタの出力を各個にビットシフトして出力信号レベルを可変する各シフト回路と、各シフト回路の各出力レベルを各個に検出して各シフト回路へレベルシフト情報として帰還するレベル検出回路とを設けたものである。また、レベル検出回路は、時分割多重された各搬送波信号に対しても同様に時分割で各搬送波レベルの検出を行い、各搬送波間のレベル差を許容するための利得制御を可能としたものである。

【0011】

【作用】複数の搬送波を受信する場合は、1 個のレベル検出回路を時分割で使用して各搬送波間のレベル差が許容されるように受信制御を行う。この結果、各回路間を接続する配線のビット数を増加させずに、また、各搬送波毎に図 4 に示すような自動利得制御回路を設けることなく、演算ビット精度を保持するための利得制御が可能になり、従って回路規模の増大を防ぐことができる。また、1 個のレベル検出回路を時分割で使用して各搬送波毎の信号レベルを積分し振幅情報として抽出する。この結果、装置の消費電力の増加を防ぐことができる。

【0012】

【実施例】以下、本発明について図面を参照して説明する。図 1 は、本発明に係る受信装置の一実施例を示すブロック図である。同図において、この受信装置は、無線受信機 101 と、A/D 変換器 102 と、周波数変換器 103 ~ 106 と、FIR フィルタ 107 ~ 110 と、係数記憶素子 111 と、スケーリング回路 112 と、制御回路 113 と、タイミングクロック発生器 114 と、シフト回路 115 ~ 118 と、レベル検出回路 119 と、復調手段 120 とからなる。以上のように構成された本装置は、図 3 (a) に示す各中心周波数 S C 1 ~ S C 4 を有する狭帯域の各搬送波である低速データと、図 3 (b) に示す広帯域の搬送波である高速データとの受信を可能にするものである。

【0013】次に本受信装置の動作について説明する。まず、無線受信機 101 に入力された信号は、無線受信機 101 により無線周波数帯域の信号から量子化が可能な中間周波数帯信号に変換され A/D 変換器 102 に送られる。A/D 変換器 102 では、この中間周波数帯信号を、タイミングクロック発生器 113 からの一定のサンプリングクロック（最大中間周波数帯信号の 2 倍以上の周波数）により量子化しデジタル中間周波数帯信号として各周波数変換器 103 ~ 106 へ送る。

【0014】デジタル中間周波数帯信号を入力した各周波数変換器 103 ~ 106 では、この信号の中からそれぞれ図 3 (a) に示す 4 つの搬送波に対応した信号を各個に取り出す。即ち、各周波数変換器 103 ~ 106 は、制御回路 114 が係数記憶素子 111 から予め読み出した各変換周波数データに基づき、それぞれデジタル中間周波数帯信号中の所望の受信信号が、周波数「0」Hz を中心とした帯域信号となるように周波数変換を行う。

【0015】こうして各周波数変換器 103 ~ 106 より周波数変換された信号は、対応の各 FIR フィルタ 107 ~ 110 にそれぞれ送出される。各 FIR フィルタ 107 ~ 110 では、制御回路 114 が係数記憶素子 111 から読み出して設定され各種信号帯域幅に対応したフィルタ係数で形成されるローパスフィルタにより、上記信号に帯域制限を加えてベースバンド信号である情報

信号を抽出する。

【0016】なお、この場合、係数記憶素子111で記憶保持しているフィルタ係数は、狭帯域幅の信号の係数とする。そして、その4倍の図3(b)に示す広帯域幅の信号1波を受信する場合は、制御回路114は、係数記憶素子111から4個おきにフィルタ係数を読み出してこの各フィルタ係数にスケーリング回路112からのスケーリングファクタ(=4)を乗算し、何れの帯域幅であっても各フィルタの伝達利得が一定となるように各FIRフィルタ107~110に設定する。

【0017】FIRフィルタでは、入力信号サンプリングレートに対し、そのd(dは任意の整数)個に1個の割合でデータを出力し、サンプリングレートを1/dに間引く。この値dは、制御回路114がどの帯域幅の信号であってもFIRフィルタ出力のサンプリングレートが一定レートになるように、受信する信号帯域幅に合わせて各FIRフィルタに指示する。各FIRフィルタに接続されたシフト回路115~118は、レベル検出回路119からの指示に従い各FIRフィルタの出力レベルをビットシフトし、演算ビット精度の補正を行う。

【0018】なお、広帯域信号1波を受信する場合は、制御回路114は、タイミングクロック発生器113に対し、通信に寄与する1個の周波数変換器103にのみタイミングクロックを供給させ、他の周波数変換器へのタイミングクロックを停止させその動作を止めるように指示する。また、制御回路114は、この周波数変換器103に接続されるFIRフィルタ107以外のFIRフィルタ、及びFIRフィルタ107に接続されるシフト回路115以外の各シフト回路に対しては、タイミングクロック発生器113からのクロックの出力を停止させ、不動作状態にさせる。

【0019】ここで、各シフト回路115~118からの各信号を入力するレベル検出回路119は、図2に示すように、マルチプレクサ201、第一のデマルチプレクサ202、積分時定数レジスタ203、掛け算器204、加算器205、遅延回路206~209、選択回路210、比較器211、上限レベルレジスタ212、下限レベルレジスタ213、及び絶対値回路214からなる。

【0020】そしてレベル検出回路119で4波の搬送波による信号を受信する場合は、マルチプレクサ201は、4個のシフト回路115~118の出力を順次1つづつ選択して、これを一定時間間隔で繰り返すことにより、各シフト回路の出力を時分割多重信号として受信する。また、広帯域信号1波を受信する場合は、マルチプレクサ201は、動作中のシフト回路115の出力を選択し続ける。この場合、第1のデマルチプレクサ202は、マルチプレクサ201と連動して動き、マルチプレクサ201がシフト回路115を選択し続ける時には第1のデマルチプレクサ202もシフト回路115を選択

し続ける。なお、マルチプレクサ201がシフト回路116を選択する場合は第1のデマルチプレクサ202もシフト回路116を選択する。

【0021】ここでマルチプレクサ201の出力は、絶対値回路214で絶対値をとることにより、振幅情報となる。加算器205において、4波の搬送波による信号を受信する場合は、上記絶対値回路214からの振幅情報に対し、4クロック前の加算器205の出力(即ち、加算器205から出力され各遅延回路206~209、
10 及び選択回路210を介する出力)に積分時定数レジスタ203の積分時定数を掛けた、掛け算器204の出力を加算することにより、各搬送波に対応した振幅情報が積分される。また、広帯域信号1波を受信する場合は、上記振幅情報に対して、1クロック前の加算器205の出力(即ち、加算器205から出力され遅延回路206、選択回路210を介する出力)に積分時定数を掛けた、掛け算器204の出力が加算され積分される。

【0022】積分された振幅情報は、各遅延回路及び選択回路210を介して比較器211に送られ、比較器211において、レベル目標値(即ち上限レベルレジスタ212の内容及び下限レベルレジスタ213の内容)と比較される。そして、レベル補正值として、上限レベルレジスタ212の上限レベルより大きい場合は、比較器211は1ビット小さくなるようにデマルチプレクサ202を経由して該当シフト回路に指示すると共に復調手段120に対してもこの旨を指示する。また、下限レベルより小さい場合は1ビット大きくなるように該当シフト回路及び復調手段120に指示する。なお、それ以外のレベルのときには、該当シフト回路を固定で動作させる。また、比較器211は、レベル補正值を出力した場合は、掛け算器204に振幅「0」を強制出力することにより、掛け算器204の積分用帰還ループをリセットさせ新たな振幅情報の積分を開始させる。

【0023】そしてレベル検出器119に接続される復調手段120は、レベル検出器119を介する時分割多重されたベースバンド信号を、第二のデマルチプレクサ301でn個の搬送波に対応した元の信号列に戻し、また、レベル検出回路119からのレベル補正值により本来の信号レベルの復元を行い、情報信号として復調出力40 する。

【0024】このように、複数の搬送波を受信する場合、各搬送波信号のレベル検出回路を各搬送波毎に用意するのではなく、1個のレベル検出回路119を設け、この1個のレベル検出回路を時分割で使用することにより、各回路間を接続する配線のビット数を増やすことなく、各搬送波間のレベル差を許容し、演算ビット精度を保持するための利得制御を可能にしたことで、回路規模の増大を防ぐことができる。また、信号のレベル検出回路が搬送波の使用数の如何を問わず1個で済み、また、50 この場合、同一の信号線で構成することが可能になり装

置構成を簡略化できる。また、1個のレベル検出回路119を時分割で使用して各搬送波毎の信号レベルを積分し振幅情報として抽出したことにより、装置の消費電力の増加を防ぐことができる。

【0025】

【発明の効果】以上説明したように本発明によれば、複数の搬送波を受信する場合、1個のレベル検出回路を時分割で使用して各搬送波間のレベル差が許容されるよう受信制御したので、各回路間を接続する配線のビット数を増やすことなく、また、各搬送波毎に図4に示すような自動利得制御回路を設けることなく、演算ビット精度を保持するための利得制御が可能になり、従って回路規模の増大を防ぐことができる。また、1個のレベル検出回路を時分割で使用して各搬送波毎の信号レベルを積分し振幅情報として抽出するようにしたので、装置の消費電力の増加を防ぐことができる。

【図面の簡単な説明】

【図1】 本発明の一実施例を示すブロック図である。

【図2】 上記実施例装置の要部構成を示すレベル検出回路のブロック図である。

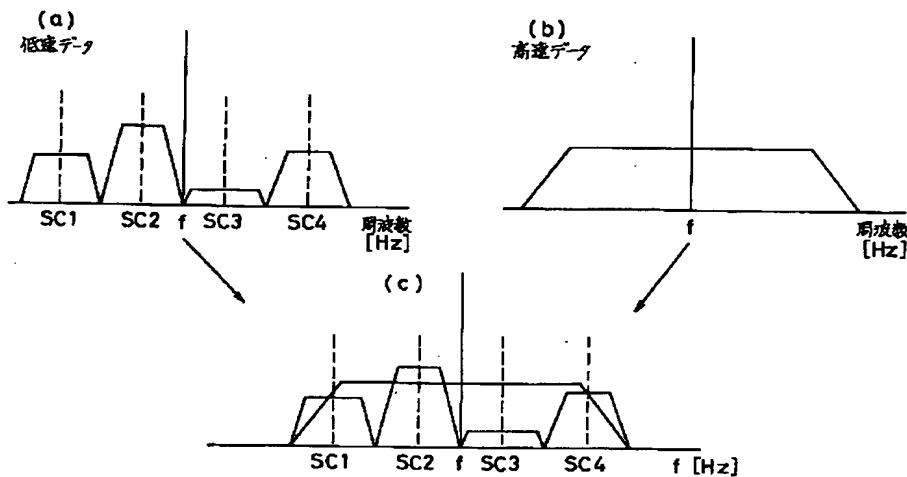
【図3】 実施例装置に対して入力される信号の一例を示す図である。

【図4】 従来装置の構成を示すブロック図である。

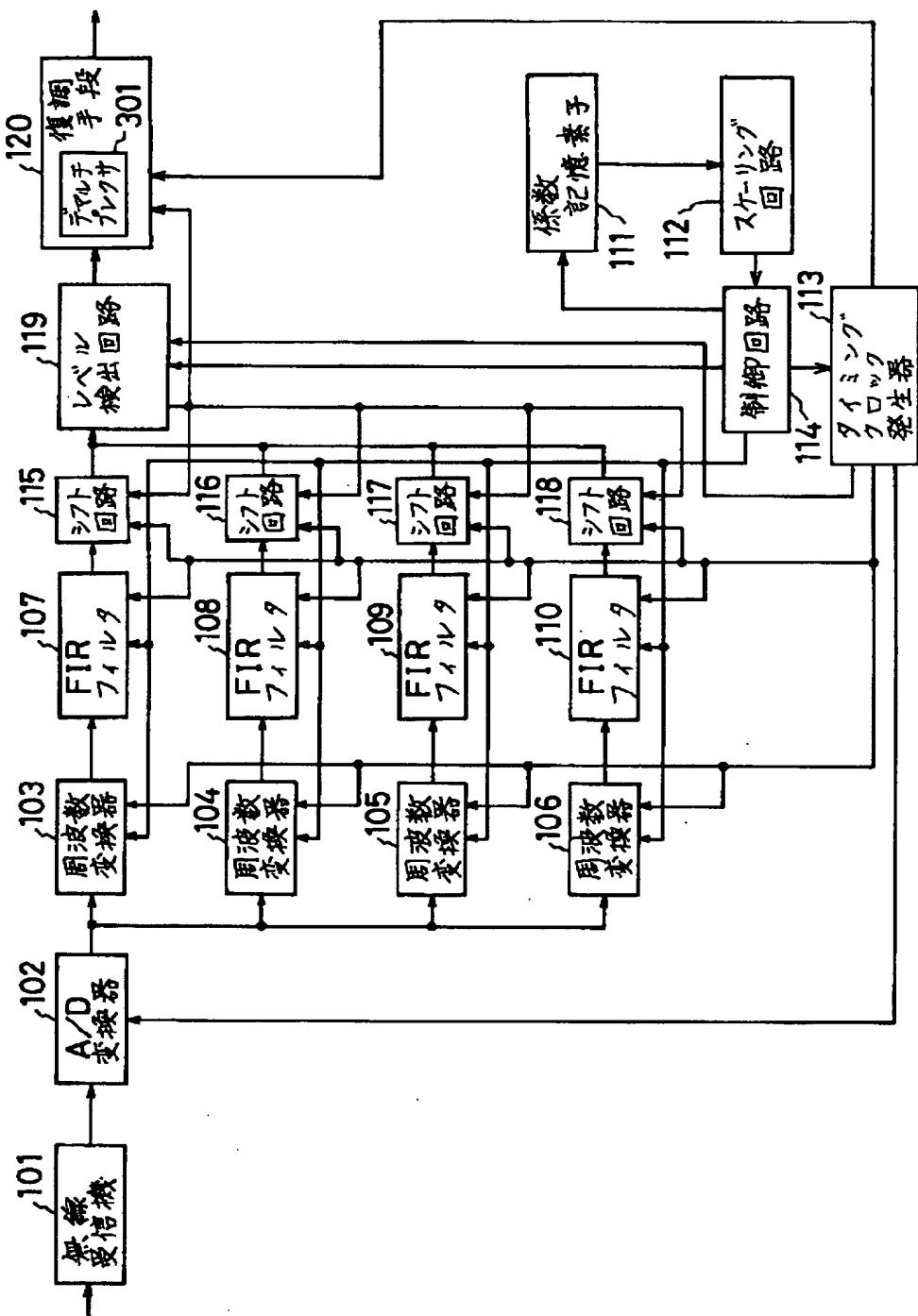
【符号の説明】

10 101…無線受信機、102…A/D変換器、103～106…周波数変換器、107～110…FIRフィルタ、111…係数記憶素子、112…スケーリング回路、113…タイミングクロック発生器、114…制御回路、115～118…シフト回路、119…レベル検出回路、120…復調手段、201…マルチプレクサ、202…第一のデマルチプレクサ、203…時分割レジスタ、204…掛け算回路、205…加算器、206～209…遅延回路、210…選択回路、211…比較器、212…上限レベルレジスタ、213…下限レベルレジスタ、301…第二のデマルチプレクサ。

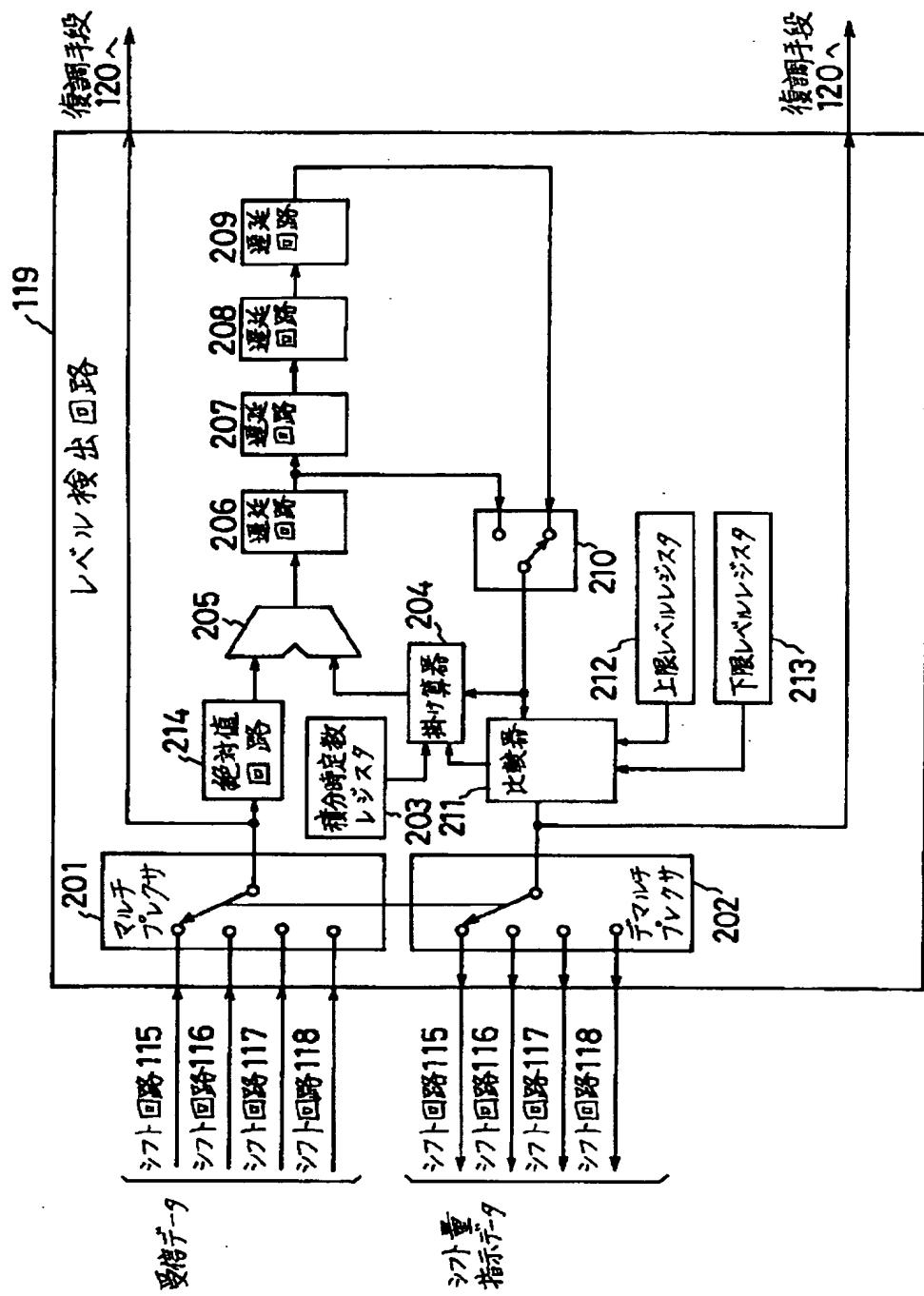
【図3】



【図1】



【図2】



【図4】

